

CS519

低功耗全集成无线接收芯片

概述

CS519 是一款可以通过 FCC/ETSI 安规认证的高灵敏度全集成 ASK/OOK 无线接收芯片，用于 300MHz~440MHz 频率范围内的无线射频控制领域。芯片内部集成了射频放大器、混频器、中频放大器、频率综合器、自动增益控制、参考振荡器、滤波器、解调器等全部功能模块，芯片内部自动完成全频率范围的射频和中频调谐，无需人工干预。在很少的外部器件配合下，CS519 能够实现“天线进，数据出”的无线接收功能。

CS519 能工作在宽带和窄带两种模式。工作在宽带模式下时，允许发射频率在一定频率范围内波动，也允许接收器的本振在一定频率范围内波动。工作在窄带模式下时，可以获得更宽的数据带宽和更高的接收灵敏度。两种工作模式是可编程的。

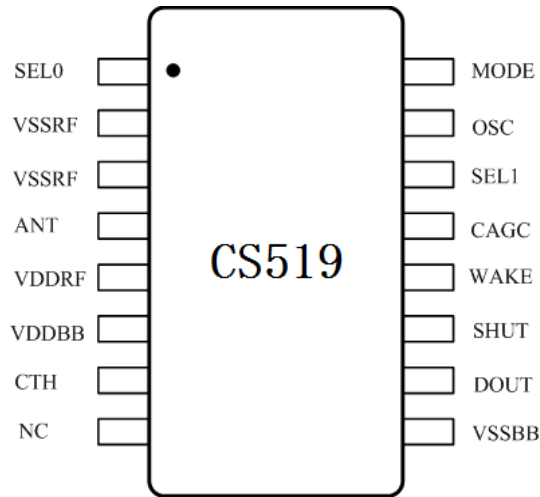
典型特性

- ◇ 高灵敏度-118 dBm(OOK 调制);
- ◇ 通过 FCC/ETSI 安规。
- ◇ 频率范围 300MHz~440MHz;
- ◇ 电源电压 3.6V ~ 5.5V，典型值 5V;
- ◇ 工作电流为 3.5mA(315MHz)和 5.5mA(433.92MHz)
- ◇ 具有宽带和窄带两种工作模式（接收带宽），外部可编程;
- ◇ 内部集成中频滤波器和数据解调滤波器，解调滤波器带宽外部可编程;
- ◇ 具有芯片唤醒功能;
- ◇ 具有芯片关断功能，支持非连续工作模式;
- ◇ 同时支持石英晶体和陶瓷谐振器作为本振参考。
- ◇ 引脚兼容其他同类产品.(RF83,CS268 等)

封装形式

SOP16

工作模式：可编程；数据带宽：可编程



管脚定义

管脚号 (16 Pin)	管脚名称	功能定义
1	SEL0	与 SEL1 一起选择解调滤波器带宽，缺省电压值为 VDD
2	VSSRF	射频模块的地线
3	VSSRF	射频模块的地线
4	ANT	天线输入端
5	VDDRF	射频模块的电源
6	VDDBB	基带模块的电源
7	CTH	解调电路中低通滤波器输出端，外接电容到地，内部输出电阻为 120kΩ，该点电压为解调得到的模拟数据信号的平均电压值，为后续的比较器提供电压基准。根据数据速率调整 100nF~ 1μF
8	NC	未连接
9	VSSBB	基带模块的地线
10	DOUT	解调数据输出端，CMOS 电平
11	SHUT	使能端，正常工作时为 0，关断时为 VDD，需要外部控制，内部为高阻态
12	WAKE	唤醒功能输出端，CMOS 电平，当有 RF 信号输入时，输出为低电平
13	CAGC	AGC 模块的滤波电容，外接滤波电容到地，推荐值为 4.7μF
14	SEL1	与 SEL0 一起选择解调滤波器带宽，缺省电压值为 VDD
15	OSC	参考振荡器输入端，可以接石英晶体或者陶瓷谐振器，但在窄带宽模式下必须用石英晶体，该点也可以直接输入时钟信号
16	MODE	模式选择端，MODE=HIGH，工作模式为宽带宽模式，MODE=LOW 工作模式为窄带宽模式

典型性能参数

典型条件： $V_{VDD}=5V$ ， $25^{\circ}C$ ， $CAGC=4.7\mu F$ ， $CTH=1\mu F$ ，数据速率 2 kb/s。

Symbol	Parameter	Condition	Min	Typ	Max	Units
V_{VDD}	Supply Voltage		3.3	5	5.5	V
I_{VDD}	Operatiing Current	$f_{RF} = 315 \text{ MHz}$		3.5	5	mA
		$f_{RF} = 433.92 \text{ MHz}$		4.5	6	mA
f_{RF}	Operating Frequency range		300		440	MHz
	Receiver Sensitivity	OOK modulation		-118		dBm
f_{IF}	IF Center Frequency	$f_{RF} = 315 \text{ MHz}$		0.86		MHz
		$f_{RF} = 433.92 \text{ MHz}$		1.185		MHz
f_{BW}	IF -3dB Bandwidth			0.5		kHz
Z11	Input Impedance of ANT Pin	Operating at 315 MHz		21.78-j335		
		Operating at 433.92 MHz		17.25-j235		
	Spurious Reverse Isolation	ANT Pin		30		μV_{rms}
	AGC Attack to Decay Ration			1:10		
Z_{OSC}	Reference Oscillator Input Impedance			300		$k\Omega$
Z_{CTH}	CTH Source Impedance			120		$k\Omega$
V_{IH}	Input High Voltage	SHUT Pin	0.8			V_{VDD}
V_{IL}	Input Low Voltage	SHUT Pin			0.2	V_{VDD}
I_{OUT}	Output Current	DOUT Pin		20		μA

原理图及典型应用图

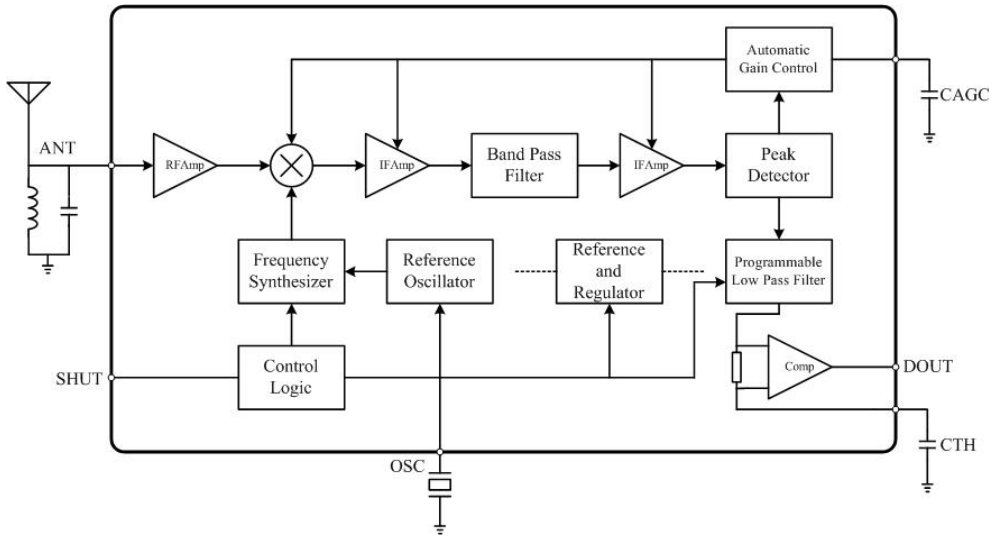


图 1. 电路原理图

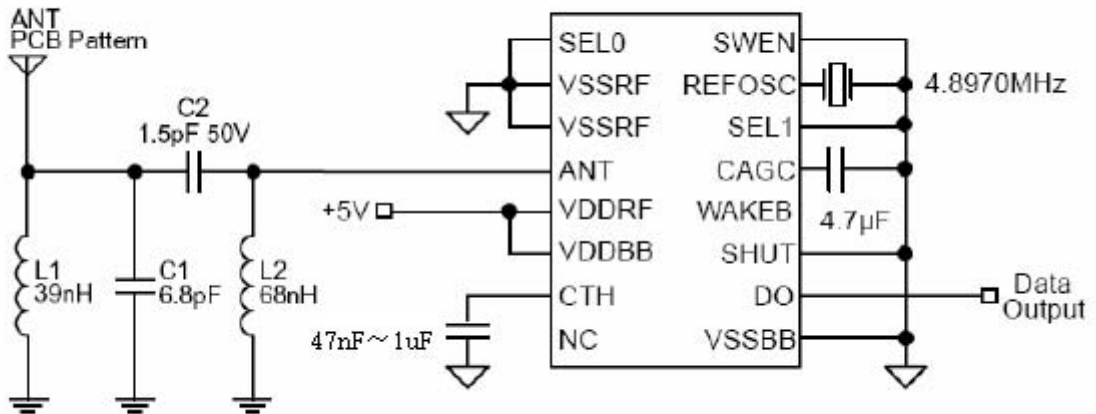


图 2. 315MHz 典型应用电路图

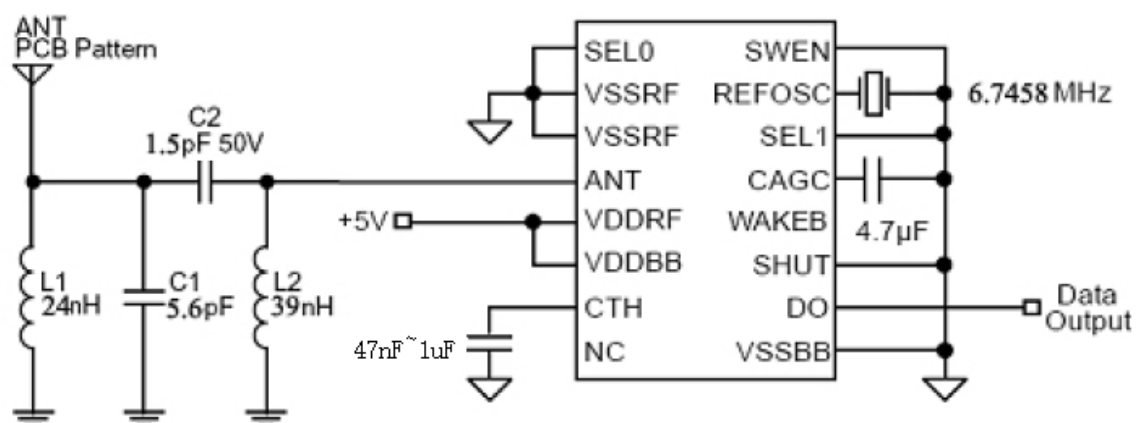


图 3. 433MHz 典型应用电路图

工作模式选择及参考频率

芯片整体架构基于超外差结构，芯片内部本振信号频率 f_{LO} 与发射信号频率 f_{TX} 之间的差值为芯片内部中频信号频率 f_{IF} ，满足如下关系

$$f_{LO} = f_{TX} \pm \left(0.86 \frac{f_{TX}}{315}\right)$$

MODE=HIGH 时，芯片工作在宽接收带宽模式下，参考频率为

$$f_{REF} = \frac{f_{LO}}{64.25}$$

MODE=LOW 时，芯片工作在窄接收带宽模式下，参考频率为

$$f_{REF} = \frac{f_{LO}}{64.5}$$

解调滤波器带宽选择

SEL0	SEL1	解调滤波器带宽	
		宽接收带宽模式	窄接收带宽模式
1	1	5 kHz	10 kHz
0	1	2.5 kHz	5 kHz
1	0	1.25 kHz	2.5 kHz
0	0	0.625 kHz	1.25 kHz